

Applying TRIZ Methodology to Develop the Probe Card Tester in Semiconductor Manufacturing

Chien-Yi Huang^{1*}, Ting-Jue Jan², Chia-Cheng Wu¹

¹National Taipei University of Technology

²Cheer & Smart International Corporation

Corresponding Author E-mail : jayhuang@mail.ntut.edu.tw

(Received 25 January 2016; final version received 19 February 2016)

ABSTRACT

The test probe is commonly used in the IC manufacturing and packaging to screen the products with inferior electrical properties. This is essential to avoid costs of subsequent manufacturing and rework processes. The probes card accesses electrical signal and send to the tester. The probe card tester is used to ensure that the probe cards function properly. However, in the high frequency test environment, the effects of transmission line may influence the signal integrity. Also, the signal degradation may occur due to a relatively long transmission distance and results in a false failure.

In this research, the function analysis is used to identify the functional relationship among components of the system and explore the functional disadvantages. The substance field analysis is then employed followed by the assessment of standard solutions. The patent search helps generate specific solutions such as the network analyzer, the anisotropic conductive film and the capacitance touch technology. The results of ideality analysis indicated that the proposed solutions resolve the aforementioned issues effectively.

Keywords: wafer test, test probe card, functional analysis, substance field analysis

References

- "On-Wafer Vector Network Analyzer Calibration and Measurements," *MICROTECH*.
- "Transparent Conductive Oxide Thin Films," *Materion Corporation*.
- Hwang, C. P. (2007). ITO film and TCO theory application. WINTEK Corporation, Taiwan. (In Chinese)
- Kim, S. K. (2012). Conceptual design based on Substance-Field Model in theory of Inventive Problem Solving. *International Journal of Innovation, Management and Technology*, 3(4), 306-309.
- Liang, T., Hall, S., Heck, H. & Brist, G. (2006). A practical method for modeling PCB transmission lines with conductor surface roughness and wideband dielectric properties. *Microwave Symposium Digest, 2006. IEEE MTT-S International*, June, 1780-1783.
- Lin, A. D., Yang, Y. C., & Hsu, C. M. (2011). Effects of the Coating Film on the Conductive Particle with Load Force in ACF. National Cheng Kung University, Taiwan: The 35th National Conference on Theoretical and Applied Mechanics, Nov. 18-19, 2011. (In Chinese)
- Schoning, J., Brandl, P., Daiber, F., Echtler, F., Hilliges, O., Hook, J., Lochtefeld, M., Motamedi, N., Muller, L., Olivier, P., Roth, T. & Zadow, U. (2008). Multi-Touch Surfaces: A Technical Guide. *Technical Report TUM-10833*.
- Sheu, D. L. (2013). Mastering TRIZ Innovation Tools: Part II. Hsinchu: AgiTek International Consulting. Inc. (In Chinese)
- Shih, M. K. (2006). *A Study of Experimental and Numerical Aided Performance Evaluation Methods For Wafer Probe Testing Parameters* (Doctoral thesis). National Chung Cheng University, Taiwan. (In Chinese)
- Wen, C. F. (2010). *Simulation and Measurement of High Speed Test Socket—Application in Signal Compensation of the IC ATE* (Master's thesis). Chung Hua University, Taiwan.

應用 TRIZ 理論於探針卡測試設備研發

作者：黃乾怡^{1*}、詹定叡²、吳珈錚¹

¹ 國立臺北科技大學

² 璽叡國際股份有限公司

通訊作者 E-mail: jayhuang@mail.ntut.edu.tw

摘要

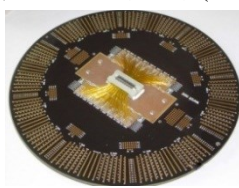
晶圓於其積體電路特徵製造及封裝後皆需進行探針檢測，目的在過濾電性功能不良之晶片，避免增加後續製造或報廢成本。過程中，藉由探針卡引出晶片電性信號，回傳至針測機台以篩選不良品。探針卡製作完成後，需使用探針卡測試設備進行檢測並確保其功能正常。然而，在高頻測試環境中，以探針卡測試設備對探針卡進行檢測，往往因傳輸線效應造成信號失真，或因傳輸路徑過長造成信號衰減，而導致誤判探針卡為不良品。

本研究運用發明問題解決理論，利用功能分析判斷探針卡測試設備工程系統中各元件間之功能關係，從中辨識工程不利點。再運用質場分析呈現其「物質」與「場」的互動關係，並依循質場解題流程，搜尋適當之發明標準解。接著，結合專利搜尋及維基百科等網路知識資料庫搜尋，將其（標準解）轉換為特定解。本研究提出「網路分析儀」、「異方性導電膜」與「電容式觸控技術」等解決方案，理想性評估結果顯示，該些方案得以改善傳輸線效應造成信號失真的問題及解決傳輸路徑過長造成信號衰減的問題，達到創新研發並解決現有問題之目的。

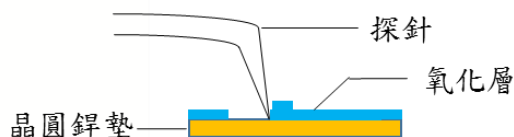
關鍵詞：晶圓檢測、探針卡、功能分析、質場分析

1.1 背景

對於晶圓（wafer）製造及封裝測試等半導體產業鏈而言，晶圓於其積體電路（integrated circuit, IC）特徵製造及封裝後皆需進行探針檢測，目的在過濾電性功能不良之晶片，避免增加後續製造或報廢成本。過程中，藉由探針卡（probe card）之探針劃開晶片鋁墊（pad）表面氧化層，引出晶片電性信號，回傳至針測機台（prober）以篩選不良品（圖 1）（施孟鎧，2006）。



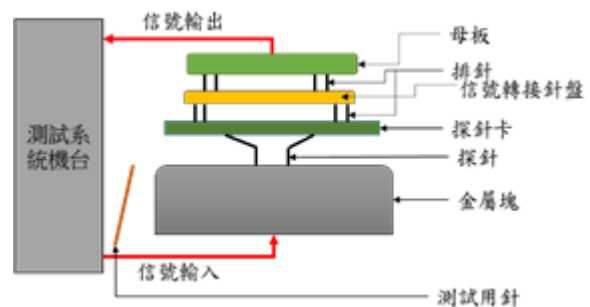
(a) 探針卡外觀



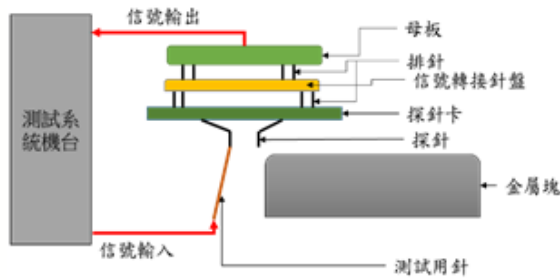
(b) 針測示意圖

圖 1. 探針卡晶圓針測

探針卡製作完成後，需使用探針卡測試設備（probe card tester）進行檢測並確保其功能正常，測試流程說明如下。首先，藉由測試系統機台之程式定義母板（mother board）的腳位。由於在母板結構設計（信號輸出非於同一平面）且植針困難，故業者多藉由信號轉接針盤（pogo tower）的排針連結母板與探針卡之信號。其次，以金屬塊（chuck）頂住探針卡底面之所有探針尖端，以偵測並確保其共面性。並藉由金屬塊輸入信號，依照各探針之接觸程度，所造成電壓、電流及阻值之差異，以利後續該探針卡用於晶圓測試時所測得電性之補償，如圖 2a 所示。接著，金屬塊自探針卡下方移開，測試用針則逐一針對探針卡下方之探針接觸並進行開路（open）、短路（short）、漏電流（leakage）等測試，如圖 2b 所示。



(a) 金屬塊頂住探針卡



(b) 測試用針進行測試
 圖 2. 探針卡測試設備

1.2 研究動機

近年來，智慧型手機、物聯網 (Internet of Things, IOT) 及智慧家電等通訊產品，逐漸趨向高頻化。數據傳輸頻寬 (bandwidth) 相對變大，且傳輸頻率上升至 GHz。然而，目前探針卡測試設備限於 200MHz 之低頻寬應用，無法因應高頻及大量數據之量測需求。其原因說明如下：(1) 探針卡在測量高頻參數時，傳輸線效應 (transmission line) 將主導電路行為，故無法完整傳輸信號。(2) 探針卡各層疊構包含多種物質堆疊，其特性阻抗 (characteristic impedance) 間無法完全匹配，造成部分信號或能量傳輸時發生反射現象，可能造成信號失真，而導致誤判探針卡為不良品。(3) 現有信號轉接針盤在高頻測試環境下，傳輸信號路徑過長，易造成信號衰減，且針盤上探針的傳輸頻率無法達到 GHz 以上，故無法符合未來通訊產品的測試需求。文獻中，不乏探討印刷電路板 (printed circuit board, PCB) 於高頻環境中，降低傳輸線效應，而完整傳輸信號。Liang 等人 (2006) 提出建構一個模型於 PCB 線路，在高頻測試環境中，可預估信號於傳輸介質的損耗與受到集膚效應及銅表面粗糙度衰減之比例。溫政峰 (2010) 結合高頻電磁仿真模擬軟體 (high frequency structure simulator, HFSS) 與高頻電路模擬軟體 (advanced design system, ADS) 評估介於積體電路與測試載板間之載具 (socket) 的適用性，並針對信號因高頻環境而衰減，作出適當的補償。然而，以上研究雖可預測傳輸線效應的影響，並針對信號衰減作補償，但未能避免傳輸線效應產生，達到完整信號傳輸。

於是，業者多採取「卡海戰術」策略，即以特定規格之探針卡測試已知為良品之標準晶圓 (golden wafer)，若測試結果顯示該晶圓為不良，則使用磨針機磨除探針頭上之附著物質，若仍未通過檢測，則置換此探針卡並選取另一相同規格之探針卡進行測試，

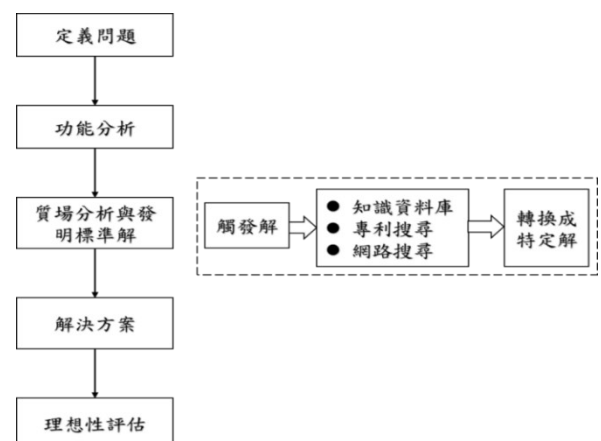
直到測試結果顯示該晶圓為良品，便導入量產該規格之探針卡。然而，此策略並未針對探針卡於高頻環境下產生之問題提出解決方案，將造成上線測試時間更為冗長，且仍無法確保量產之探針卡均能正確判斷晶圓是否為良品。此外，隨著測試次數增加，清針次數亦隨之上升，此將使探針卡之探針壽命下降，增加成本支出。

1.3 研究目的

本研究針對探針卡測試設備，探討應用其於高頻通訊產品測試時，產生信號失真之問題。將提出改善方案，避免傳輸線效應，並穩定傳輸信號，以降低誤判探針卡為不良品之機率。期望達到降低測試及報廢成本，縮短產品上市時間之目的。並將探討各改善方案之理想性，考量其可行性、創新程度、各項成本與負面效應等。

1.4 研究流程

本研究應用 TRIZ (Theory of Inventive Problem Solving) 系統化創新工具，針對探針卡測試設備進行創新研發。研究流程說明如下：首先，探討探針卡測試流程中發生的問題，並運用功能分析 (Function Analysis, FA) 判斷工程系統 (即探針卡測試設備) 中各元件間之功能關係 (functional relationship)，從中辨識工程不利點 (functional disadvantage)。其次，針對各個功能不利點，運用質場分析 (Su-field Analysis) 呈現其「物質」與「場」的互動關係，進而運用質場解題流程搜尋適當之發明標準解。接著，藉由直接聯想或知識資料庫 (knowledge database)、專利搜尋 (patent searches) 及網路搜尋 (web searches)，將其 (標準解) 轉換為特定解，提出解決探針卡測試設備問題之方案。最後，針對本研究提出之解決方案，



分別進行理想性評估，並與現行市場使用之探針卡測試設備進行比較（圖 3）。

圖 3. 研究流程

2.1 定義問題

如前所述，探針卡製作完成後，需進行檢測並確保其功能正常。然而，高頻測試環境中，可能因傳輸線效應造成信號失真，或因傳輸路徑過長造成信號衰減，而導致誤判探針卡為不良品的機率上升。首先，電磁波在導電介質傳輸過程中，PCB 電路之間的信號彼此產生交互感應，出現駐波（standing wave）、諧波（harmonic）等現象，進而造成許多感應電容、感應電感及集膚效應（skin effect）等信號畸變。使得在數據傳輸的時候，產生誤碼率（bit error ratio, BER）、抖動（jitter）。其次，探針卡各層疊構包含多種物質堆疊，其特性阻抗間無法完全匹配，造成部分信號或能量傳輸時發生反射（reflection）現象，可能造成信號失真。此外，若 PCB 因製程能力欠佳造成線徑變異，若線徑變寬會產生電容效應（capacitance effect）；線徑變窄則產生電感效應（inductance effect）。此將產生感應或寄生電路（parasitic circuit），使得外在雜訊較容易混入信號。再者，並行線路將造成交互感應的串音（cross talk）現象，使得有信號通過線路旁之線路產生雜訊信號。若此現象與上述線徑變異同時發生，將使得平行線路間之干擾程度更趨複雜而造成信號失真。最後，使用信號轉接針盤連結母板與探針卡間之信號時，可能因針盤傳輸信號路徑過長，造成信號衰減。

2.2 功能分析

本階段針對探針卡測試設備進行功能分析。首先，建構「元件模型（Component Model）」，分析及辨識工程系統之元件（system component）與超系統元件（super system component）。該系統主要功能為：

- (1) 系統機台程式定義母板腳位。
- (2) 信號轉接針盤連結母板與探針卡間之信號。
- (3) 金屬塊頂住探針卡底面之所有探針尖端。
- (4) 測試用針逐一與探針卡下方之探針接觸。此外，工程系統元件包含：系統機台、母板、信號轉接針盤、金屬塊、測試用針及電纜線；超系統元件則包含：探針卡、感應電流及寄生電路。

其次，使用「互動矩陣（interaction matrix）」，呈現工程系統及超系統元件間之接觸與功能互動關係。矩陣內標記「+」代表元件之間有接觸；標記「-」則代表無接觸。若彼此接觸之元件間存在功能互動關係，並加以標註其功能，例如：信號轉接針盤連結母板與探針卡之信號（表 1）。

表 1. 互動矩陣

| From-To | 系統機台 | 母板 | 信號轉接針盤 | 電纜線 | PCB 引線 | 金屬塊 | 測試用針 | 探針卡 | 感應電流 | 寄生電路 |
|---------|------|----|--------|-----|--------|-----|------|-----|------|------|
| 系統機台 | | + | - | + | - | - | - | - | - | - |
| 母板 | + | | + | + | + | - | - | - | + | + |
| 信號轉接針盤 | - | + | | - | + | - | - | + | + | + |
| 電纜線 | + | + | - | | + | + | + | - | - | - |

| | | | | | | | | | | |
|-----------|---|---|---|---|---|---|---|---|---|---|
| PCB 引線 | - | + | + | + | | - | - | + | + | + |
| 金屬 塊 | - | - | - | + | - | - | - | + | + | - |
| 測試 用針 | - | - | - | + | - | - | - | + | - | - |
| 探針 卡 | - | - | + | - | + | + | + | + | + | + |
| 感應 電流 | - | + | + | - | + | + | - | - | - | - |
| 寄生 電路 | - | - | + | - | + | - | - | - | - | - |

接著，使用「功能模型表 (tabular form of function modeling)」分析工程系統元件間之功能 (function)，如表 2 所示。並定義其類別 (category) 及績效等級，其中，類別分為：「U」代表系統中工具對物件產生有用功能 (useful function)；「H」代表系統中工具對物件產生有害功能 (harmful function)。有用功能包含三種績效等級 (performance level)：「N」代表功能為有用且正常 (normal)；「E」代表功能為有用但過多 (excessive)；「I」則代表功能為有用但不足 (insufficient)。再辨識元件間產生之功能不利點 (即有害功能、有用但過多及有用但不足)。包含：(1) 母板與探針卡之 PCB 引線產生感應電流與寄生電路 (有害功能)，並衰減 PCB 引線之信號 (有害功能)；

使傳輸至信號轉接針盤與探針卡之信號被反射或只傳出微弱信號 (有用但不足)；(2) 探針卡組成物質堆疊導致特性阻抗不匹配使傳輸信號減少或反射 (有用但不足)；(3) 信號轉接針盤連結母板與探針卡時發生信號衰減，即有用但不足。另以功能模型圖 (the graphical form of the function model) 呈現，如圖 4 所示。

表 2. 功能模型表

| 功能 | 目標 | 類別 | 績效等級 |
|--------|--------|----|------|
| 系統機台 | | | |
| 定義腳位 | 母板 | U | N |
| 母板 | | | |
| 傳輸信號 | PCB 引線 | U | N |
| 信號轉接針盤 | | | |
| 連結信號 | 母板 | U | I |
| 連結信號 | 探針卡 | U | I |
| 電纜線 | | | |
| 傳輸信號 | 系統機台 | U | N |
| 傳輸信號 | 母板 | U | N |
| 傳輸信號 | 金屬塊 | U | N |
| 傳輸信號 | 測試用針 | U | N |
| PCB 引線 | | | |
| 傳輸信號 | 信號轉接針盤 | U | I |
| 傳輸信號 | 探針卡 | U | I |
| 產生 | 感應電流 | H | |
| 產生 | 寄生電路 | H | |
| 金屬塊 | | | |
| 頂住 | 探針卡 | U | N |
| 測試用針 | | | |
| 測量 | 探針卡 | U | N |
| 感應電流 | | | |
| 衰減信號 | PCB 引線 | H | |
| 寄生電路 | | | |
| 衰減信號 | PCB 引線 | H | |

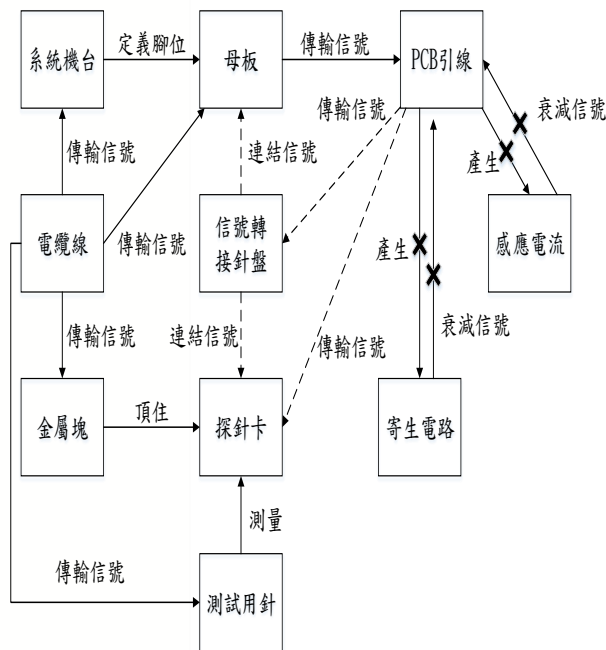


圖 4. 功能模型圖

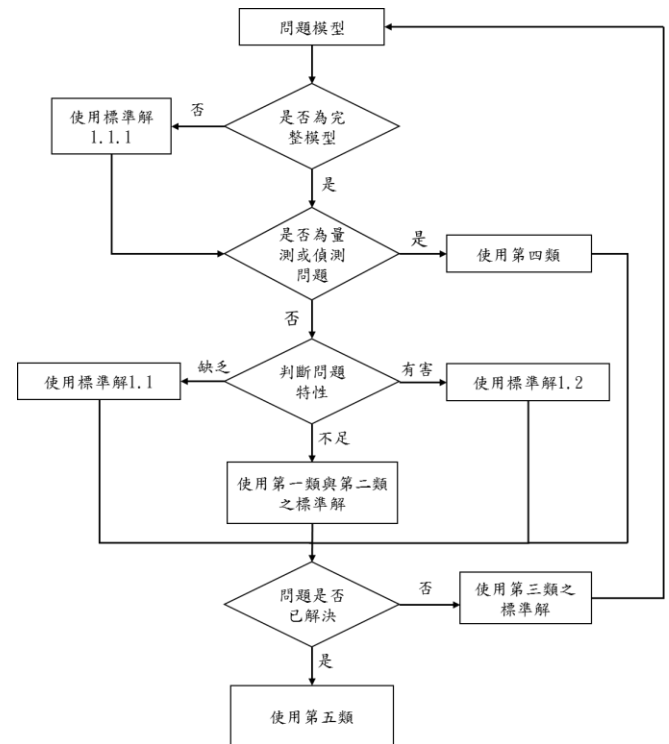


圖 6. 質場解題流程

2.3 質場分析與發明標準解

本階段運用質場分析模型，探討前述工程不利點中物質與場間的互動關係。最基本的模型配置需包含兩個物質 (substance, S) 與一個場 (field, F)，並以箭號表示其間之互動關係 (許棟樑, 2013; Kim, 2012)。本研究依循質場解題流程，搜尋適當的發明標準解 (圖 6)。首先，評估模型完整性。對於模型完整之問題，則進而辨別其是否與量測或偵測相關。接著，判斷問題的特性，其中，「缺乏」表示物質或場的強度缺乏；「不足」表示功能績效等級不足；「有害」則表示功能類別為有害效應。

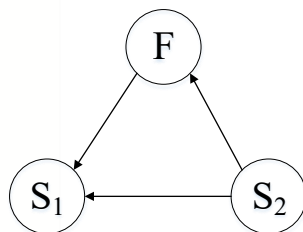
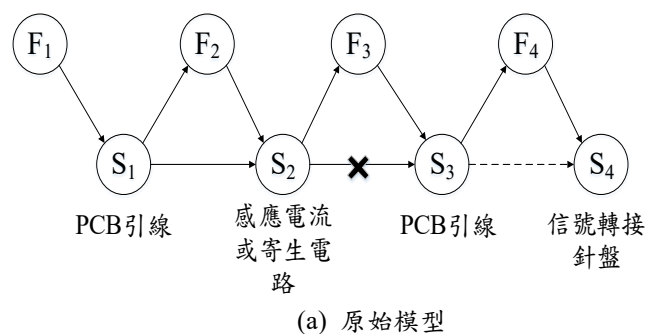
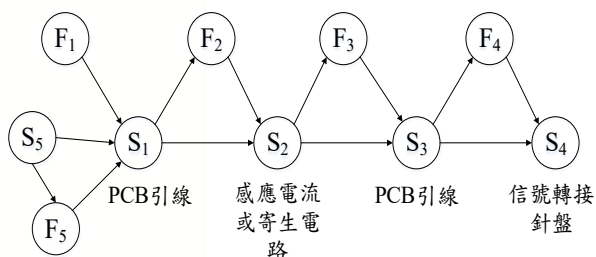


圖 5. 質場分析模型

功能不利點 (1)： motherboard 與探針卡之 PCB 引線產生感應電流與寄生電路，並衰減 PCB 引線之信號，使傳輸至信號轉接針盤與探針卡之信號被反射或只傳出微弱信號。建立該功能不利點原始問題模型，由電場 (F₁) 提供電子 motherboard 與探針卡之 PCB 引線 (S₁)，此時 S₁ 因電流通過而提供電場 (F₂)，進一步產生感應電流或寄生電路 (S₂)，接著，感應電流或寄生電路產生電感應 (F₃)，衰減 PCB 引線上信號的強度 (S₃)，使傳輸至信號轉接針盤 (S₄) 信號減少，其問題模型如圖 7a 所示。評估此問題模型為「完整模型」，且辨識其並「無與量測或偵測相關」，判斷問題的特性為「有害」及「不足」。於是，使用標準解 1.2.1 及 1.2.4，分別為增加一個物質及一個場，以解決模型不利點 (圖 7b)。

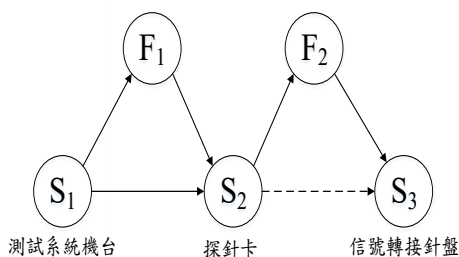




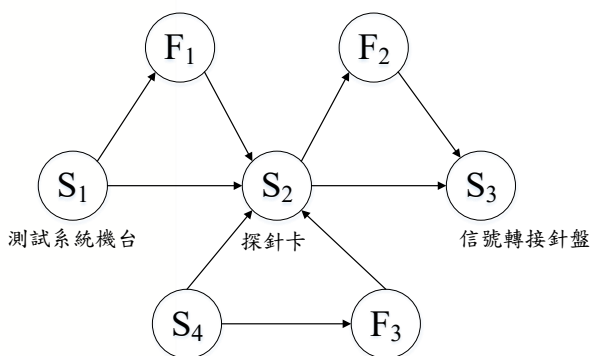
(b) 使用標準解後模型

圖 7. 功能不利點(1)之問題模型

功能不利點(2): 探針卡組成物質堆疊導致特性阻抗不匹配使傳輸信號減少或反射。建立該功能不利點原始問題模型, 測試系統機台(S₁)經由電場(F₁), 將信號傳遞至探針卡(S₂)。接著, 探針卡將帶有本身數據之信號經由電場(F₂)輸出信號, 將其傳至信號轉接針盤(S₃), 其問題模型如圖 8a 所示。評估此問題模型為「完整模型」, 且辨識其並「無與量測或偵測相關」, 判斷問題的特性為「不足」。於是, 同樣使用標準解 1.2.1 及 1.2.4, 分別為增加一個物質及一個場, 以解決模型不利點(圖 8b)。



(a) 原始模型

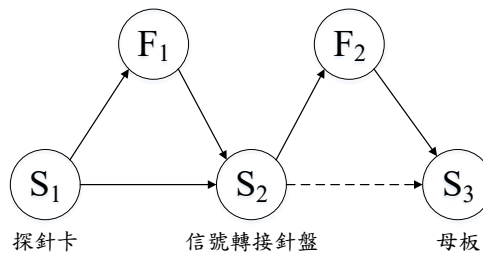


(b) 使用標準解後之模型

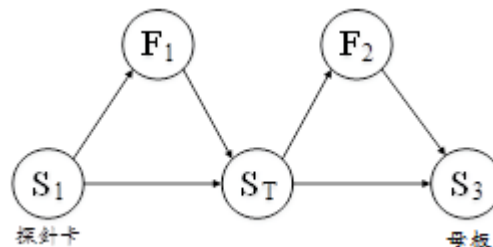
圖 8. 功能不利點(2)之問題模型

功能不利點(3): 信號轉接針盤連結母板與探針卡時發生信號衰減。建立該功能不利點原始問題模型

型, 探針卡(S₁)之信號經由電場(F₁), 傳遞至信號轉接針盤(S₂)。接著, 信號轉接針盤經由電場(F₂), 將信號送至母板(S₃), 其問題模型如圖 9a 所示。評估此問題模型為「完整模型」, 且辨識其並「無與量測或偵測相關」, 判斷問題的特性為「不足」。於是, 使用標準解 2.2.4, 轉變物質(S_T), 使系統能夠更有適應性(圖 9b)。



(a) 原始模型



(b) 使用標準解後模型

圖 9. 功能不利點(3)之問題模型

2.4 解決方案

結合專利搜尋及維基百科等網路知識資料庫搜尋, 針對工程不利點(1)與(2), 應用標準解 1.2.1 及 1.2.4, 提出解決方案「網路分析儀(network analyzer)」。另外, 針對工程不利點(3), 則應用標準解 2.2.4, 提出解決方案「異方性導電膜(anisotropic conductive film, ACF)」及「電容式觸控技術(capacitance touch technology)」。說明如下:

2.4.1 解決方案一: 網路分析儀

於探針卡測試設備量測探針卡前, 利用網路分析儀量測探針卡測試設備內元件之性能, 提前發現材料或 PCB 佈線(layout)等問題, 俾使後續加以解決。其流程說明如下: 首先, 利用校驗(calibration)標準元件對網路分析儀進行校準作業, 確保其連結至受測裝置(device under test, DUT)之信號為正確,

且無儀器本身所產生之雜訊所干擾。其次，將網路分析儀與 DUT 連結，網路分析儀將本身量測信號以正（逆）向方式，經由 Port 1（Port 2）傳入裝置並記錄兩端輸入及輸出之總信號值（incident）（即頻率、功率），如圖 10 所示。接著，當量測信號通過受測裝置時，分別利用反射波（reflected wave）及穿透波（transmitted wave）對於總信號波之比例，計算 S 參數（s-parameter），如圖 11 所示。其中， S_{11} 為 Port 1 反射波（ W_{11} ）對於 Port 1 正向總訊號（ W_f ）之比例， S_{21} 則為 Port 1 穿透波（ W_{12} ）對於 Port 1 正向總訊號之比例； S_{12} 為 Port 2 反射波（ W_{22} ）對於 Port 2 逆向總訊號（ W_r ）之比例， S_{22} 為 Port 2 穿透波（ W_{21} ）對於 Port 2 逆向總訊號之比例（MICROTECH website）。分析儀內建功能將分別判斷 $S_{11}+S_{21}$ 與 $S_{12}+S_{22}$ 是否等於 1，若否，則表示 DUT 造成信號損失，進而分析 DUT 內部問題並加以解決。

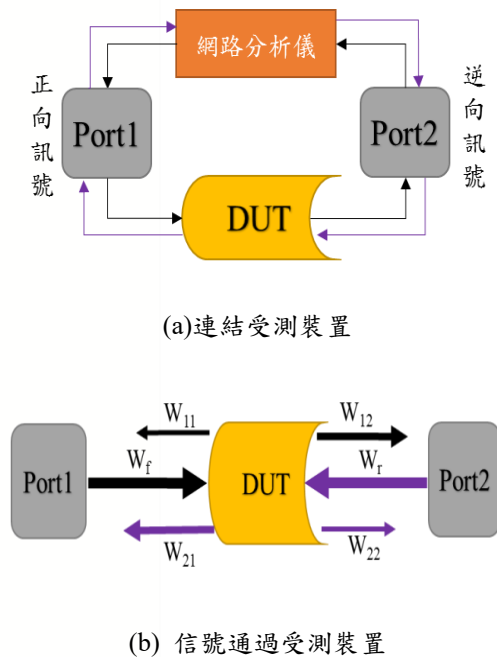
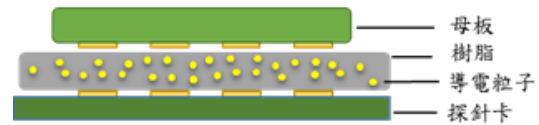


圖 10. 網路分析儀

2.4.2 解決方案二：異方性導電膜

異方性導電膜由導電粒子（conducting particle）及絕緣樹脂合成，樹脂環繞導電粒子，避免其彼此接觸而保有絕緣特性，製程中使導電粒子進行特定方向導電（林阿德等人，2011）。本方案提出以 ACF 取代信號轉接針盤，將其（ACF）塗佈於探針卡鉸墊表面，執行測試探針卡時，給予母板適當的壓力，排擠

出絕緣樹脂，使導電粒子得以接觸母板與探針卡鉸墊，達到電極間信號連結的目的。如圖 11 所示。



(a) ACF 塗佈於探針卡鉸墊表面

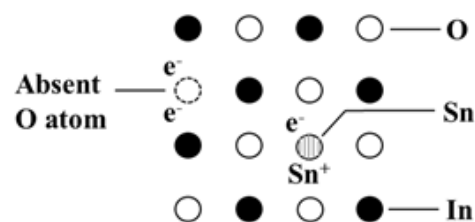


(b) 導電粒子接觸母板與探針卡鉸墊

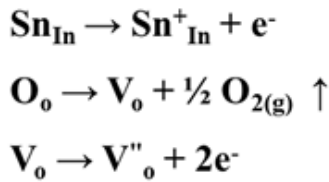
圖 11. 異方性導電膜連結信號

2.4.3 解決方案三：電容式觸控技術

電容式觸控技術之導電層由透明導電氧化物（transparent conductive oxide, TCO）組成，其導電原理如圖 12 所示。其中， In_2O_3 為氧化物半導體，加入 SnO_2 作為雜質參雜（doping），即 Sn 原子參雜於 In_2O_3 晶格中。由於銦（In）離子為 3 價；錫離子（Sn）為 4 價，故當錫原子取代（Sn substitutional）並佔據銦原子的間隙位置，將產生一個導電電子（ e^- ）。接著， In_2O_3 中的氧晶格隨著溫度上升，成為空氣，並產生氧缺陷（void），此缺陷會產生兩個導電電子（黃敬佩，2006；Materion Corporation）。此外，感應基板在無信號來源時，具絕緣特性。本方案提出以導電層為傳遞信號的介質，並配合感應基板（induction substrate）與探針卡鉸墊相接觸，當信號由探針卡鉸墊傳遞至感應基板時，信號可經由導電層傳輸至導電基板（conducting substrate）對應的母板鉸墊，達到連結信號之目的（Schoning 等，2008）。另藉由絕緣層避免導電層、感應基板及導電基板橫向電流互通而造成短路，如圖 13 所示。



(a) SnO_2 參雜至 In_2O_3



(b)化學反應式

圖 12. TCO 導電原理

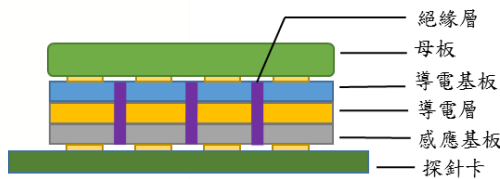


圖 13. 電容式觸控技術

2.5 理想性評估

本階段將評估研究中提出之解決方案，針對因傳輸線效應造成信號失真的問題，探討探針卡測試設備導入「網路分析儀」前後之理想性；另針對因傳輸路徑過長造成信號衰減的問題，比較本研究提出之「異方性導電膜」與「電容式觸控技術」方案與目前使用信號轉接針盤之良窳。研究中，針對「正面功能」、「利益好處」、「各項成本」及「負面效應」等項目進行評分（1~10），其中「正面功能」與「利益好處」等項目，愈高分代表愈佳；「各項成本」與「負面效應」等項目，愈高分則代表愈劣。

「正面功能」表示各方案之可行性，即避免信號衰減或失真。「網路分析儀」方案，有助於提前發現材料或 PCB 佈線等問題，俾助於解決信號衰減或失真，故給予 7 分；「異方性導電膜」方案，減短信號傳輸路徑，降低信號傳輸過程中衰減，故給予 9 分；另「電容式觸控技術」方案，亦減短信號傳輸路徑，然而，於信號傳遞至感應基板時，可能產生電磁干擾（electromagnetic disturbance, EMI），故給予 6 分。

「利益好處」表示各方案的創新程度。「網路分析儀」方案未曾應用於探針卡測試設備，但市場上可得（market available），故給予 5 分；導入「異方性導電膜」與「電容式觸控技術」於探針卡測試設備，

分別將封裝產業與光電產業技術應用於半導體測試產業，屬於跨產業應用，故皆給予 9 分。

「各項成本」包含各方案開發成本、製造成本及其它零組件或耗材成本，若開發或導入成本估計為新台幣 500,000 元以下為 1 分，每增加 500,000 增加 1 分，4,500,000 元或以上，則為 10 分。對於開發成本而言，「網路分析儀」為市場上可得技術，故僅需連結 DUT，故給予 1 分；導入「異方性導電膜」與「電容式觸控技術」則需做大幅度之材料特徵化、製程開發及機構設計，且後者技術層面甚高，故分別給予 6 分與 8 分。對於製造及零組件或耗材成本而言，考量「網路分析儀」精密需求及外購價格，給予 4 分；「異方性導電膜」內含貴重金屬且涉及專利授權，故給予 8 分；「電容式觸控技術」製造技術門檻甚高，給予 7 分。

「負面因素」表示導入各方案後，因傳輸線效應以外之其它因素造成信號失真或衰減之可能性。應用「網路分析儀」有助於發現線徑變異等佈線問題，然而，其（網路分析儀）經長期使用後，量測準確率即降低，故給予 4 分；「異方性導電膜」有助於減短信號傳輸路徑，信號衰減之可能性低，故給予 1 分；應用「電容式觸控技術」，於信號傳遞至感應基板時，可能產生電磁干擾，造成信號失真，故給予 5 分。

最後，利用公式（1）計算各方案之理想性得分，其結果如表 3 所示。探針卡測試設備導入「網路分析儀」後，理想性分數明顯提高，表示得以改善傳輸線效應造成信號失真的問題；另以「異方性導電膜」取代信號轉接針盤，有效解決傳輸路徑過長造成信號衰減的問題，為最理想方案。

$$\text{理想性} = \frac{\text{正面功能} + \text{利益好處}}{\text{各項成本} + \text{負面效應}} \quad (1)$$

表 3 各方案之理想性得分

| 評估項目 | 解決方案 | 傳輸線效應造成信號失真 | | 傳輸路徑過長造成信號衰減 | | |
|-------|---------------|-------------|----------|--------------|--------|---------|
| | | 導入網路分析儀前 | 導入網路分析儀後 | 信號轉接針盤 | 異方性導電膜 | 電容式觸控技術 |
| 正面功能 | 避免信號衰減或失真 | 2 | 7 | 4 | 9 | 6 |
| 利益好處 | 創新程度 | 1 | 5 | 1 | 9 | 9 |
| 各項成本 | 開發成本 | 1 | 1 | 1 | 6 | 8 |
| | 製造成本 | 3 | 7 | 4 | 8 | 7 |
| 負面效應 | 其它因素造成信號失真或衰減 | 5 | 4 | 7 | 1 | 5 |
| 理想性得分 | | 0.33 | 1 | 0.38 | 1.2 | 0.75 |

3. 結論

高頻測試環境中，以探針卡測試設備對探針卡進行檢測，往往因傳輸線效應造成信號失真，或因傳輸路徑過長造成信號衰減，而導致誤判探針卡為不良品的機率上升。本研究應用 TRIZ 理論解決上述問題，首先，利用 FA 探討該設備工程不利點，包含 (1) 母板與探針卡之 PCB 引線產生感應電流與寄生電路，並衰減 PCB 引線之信號，使傳輸至信號轉接針盤與探針卡之信號被反射或只傳出微弱信號；(2) 探針卡組成物質堆疊導致特性阻抗不匹配使傳輸信號減少或反射；(3) 信號轉接針盤連結母板與探針卡時發生信號衰減。其次，針對各個功能不利點，運用質場分析呈現其「物質」與「場」的互動關係，進而依循質場解題流程，搜尋適當之發明標準解，即「增加一個物質及一個場」與「轉變物質」，以解決不利點。接著，結合專利搜尋及維基百科等網路知識資料庫搜尋將其（標準解）轉換為特定解。最後，本研究提出「網路分析儀」、「異方性導電膜」與「電容式觸控技術」等解決方案，並進行理想性評估。結果顯示，探針卡測試設備導入「網路分析儀」後，得以改善傳輸線效應造成信號失真的問題；另以「異方性導電膜」取代信號轉接針盤，有效解決傳輸路徑過長造成信號衰減的問題，達到創新研發並解決現有問題之目的。

參考文獻

- 施孟鎧 (2006)。評估晶圓針測參數的實驗方法與數值分析模型之研究 (博士論文)。國立中正大學機械工程學系，嘉義。(Shih, 2006)
- 許棟樑 (2013)。萃智創新工具精通中篇。新竹：亞卓國際顧問股份有限公司。(Sheu, 2013)
- 林阿德、楊耀中、許兆民 (2011)。「ACF 製程中導電粒子薄膜厚度的影響」，第三十五屆力學學會學術研討會論文集，台南。(Lin, Yang, & Hsu, 2011)
- 黃敬佩 (2006)。ITO 導電玻璃及相關透明導電膜之原理及應用，勝華科技股份有限公司。(Hwang, 2006)
- 溫政峰 (2010)。高速測試座的高頻模擬與測量—應用於 IC 自動測試機台電性補償 (碩士論文)。中華大學，新竹。(Wen, 2010)

References

- "On-Wafer Vector Network Analyzer Calibration and Measurements," *MICROTECH*.
- "Transparent Conductive Oxide Thin Films," *Materion Corporation*.
- Hwang, C. P. (2007). ITO film and TCO theory application. WINTEK Corporation, Taiwan. (In Chinese)

- Kim, S. K. (2012). Conceptual design based on Substance-Field Model in theory of Inventive Problem Solving. *International Journal of Innovation, Management and Technology*, 3(4), 306-309.
- Liang, T., Hall, S., Heck, H. & Brist, G. (2006). A practical method for modeling PCB transmission lines with conductor surface roughness and wideband dielectric properties. *Microwave Symposium Digest, 2006. IEEE MTT-S International*, June, 1780-1783.
- Lin, A. D., Yang, Y. C., & Hsu, C. M. (2011). Effects of the Coating Film on the Conductive Particle with Load Force in ACF. National Cheng Kung University, Taiwan: The 35th National Conference on Theoretical and Applied Mechanics, Nov. 18-19, 2011. (In Chinese)
- Schoning, J., Brandl, P., Daiber, F., Echtler, F., Hilliges, O., Hook, J., Lochtefeld, M., Motamedi, N., Muller, L., Olivier, P., Roth, T. & Zadow, U. (2008). Multi-Touch Surfaces: A Technical Guide. *Technical Report TUM-I0833*.
- Sheu, D. L. (2013). Mastering TRIZ Innovation Tools: Part II. Hsinchu: AgiTek International Consulting. Inc. (In Chinese)
- Shih, M. K. (2006). *A Study of Experimental and Numerical Aided Performance Evaluation Methods For Wafer Probe Testing Parameters* (Doctoral thesis). National Chung Cheng University, Taiwan. (In Chinese)
- Wen, C. F. (2010). *Simulation and Measurement of High Speed Test Socket—Application in Signal Compensation of the IC ATE* (Master's thesis). Chung Hua University, Taiwan.

作者簡介



黃乾怡博士目前為國立台北科技大學教授，曾任緯創資通全球製造製程技術總監，專長領域為電子構裝、品質與可靠度工程、系統性創新。



詹定叡為台灣科技大學電子工程碩士，專長在整合軟硬體系統新產品開發。曾任 Tektronix 經理，目前為豐叡國際公司總經理，提供半導體測試設備。



吳珈錚為國立台北科技大學工業工程與管理所碩士，專長在系統性創新與檢測儀器分析。